

Týždeň	Prednášky	Cvičenia
1.	Úvod do predmetu - Číselné systémy v elektronike; kódovane žiari - Jazyk C - Úvod do digitálnej elektroniky.	Instalácia: IDE-Microchip-Studio -driver-pre-Arduino-kit
2.	Polovodičové pamäte	Práca s Microchip Studio, definovanie projektu
3.	ATmega328, pamäť, generovanie hodinových signálov, manažment napájania, reset	Práca s Microchip Studio preklad, simulácia projektu
4.	Vstupy-výstupy	Práca so vstupmi a výstupmi
5.	Watch dog, prerušenia	Práca s prerušeniami Výber zadania na zápočet
6.	Sériové komunikačné prostriedky USART - Tx	Práca s USART - TX. Práca na zadani
7.	Sériové komunikačné prostriedky USART - Rx	Práca s USART - RX. Práca na zadani
8.	Časovače - počítadlá	Práca s TCO. Práca na zadani
9.	Časovače - počítadlá	Práca s TCO. Práca na zadani
10.	A/D prevodník	Programovanie A/D. Práca na zadani
11.	EEPROM, FUSE bity	Programovanie EEPROM. Práca na zadani
12.	IZC zbernica	Zápočet - Praktická práca s MCU
13.	Predtermín	Zápočet - Praktická práca s MCU

Základy mikroprocesorovej techniky

1

Register (Latch)

Preklápač obvod realizuje elektronickú pamäť jedného bitu. Zoskupením viacerých preklápačích obvodov je možné vytvárať pamäte s väčšou kapacitou. Jedným z často používaných obvodov v mikroprocesorovej technike je pamäť ôsmich bitov resp. jedného bajtu – **register Latch**.

74HC573 je 8-bitový register zložený z ôsmich D preklápačích obvodov s 3-stavovými výstupmi.

- LE (Latch Enable)** - povoľuje zápis do preklápačích obvodov. Ak je **LE = 1**, zápis je povolený.
- OE (Output Enable)** - povoľuje výstupy obvodu. Ak je **OE = 1**, výstupy sú v stave **vysoké impedance**. Ak je **OE = 0**, výstupy preklápačích obvodov sú cez budič prepojené s vývodmi obvodu.

74HC573 CMOS úroveň
74HC573 TTL úroveň
D preklápačie obvody
8 bitov
Oneskorenie: 15 ns
VCC: podľa technológie

Základy mikroprocesorovej techniky

2

Register (Latch)

Table 3. Function table

Operating mode	Control	Input	Internal latches	Output
Enable and read register (transparent mode)	OE = L, LE = H	Dn = L	L	Qn = L
Latch and read register	OE = L, LE = L	Dn = L	L	Qn = H
Latch register and disable outputs	OE = H, LE = L	Dn = L	L	Qn = Z

74HC573 CMOS úroveň
74HC573 TTL úroveň
D preklápačie obvody
8 bitov
Oneskorenie: 15 ns
VCC: podľa technológie

Základy mikroprocesorovej techniky

3

Polovodičové pamäte - parametre

Pamäť je zložitý systém, ktorý umožňuje zapamätáť si informáciu a vo vhodnom čase ju poskytnúť pre ďalšie spracovanie. Základné parametre polovodičových pamätí sú:

- Kapacita pamäte [bit]** - vzťahuje sa na počet bitov, ktoré je možné do pamäťového čipu uložiť.
- Organizácia pamäte [slovo]** - je spôsob rozdelenia kapacity pamäte v závislosti od zápisu a čítania informácií. Údaj, ktorý je možné zapísať alebo čítať z pamäte, sa označuje ako **slovo**. Napríklad pamäť s kapacitou 1024 bitov môže byť organizovaná ako: 512 x 2 alebo 256 x 4 atď.
- Výbavovacia doba [s]** je parameter, ktorý charakterizuje rýchlosť pamäte. Je to čas, ktorý uplynie od okamihu adresovania informácie uloženej v pamäti do okamihu, kým je požadovaná informácia dostupná na výstupe pamäte.

C1702A
statická ROM pamäť
2048 bit (256 x 8)
UV mazateľná, elektricky programovateľná
VCC: 5,0 V

Základy mikroprocesorovej techniky

4

Polovodičové pamäte - rozdelenie

Technológia výroby:

- Unipolárne** - dlhšia doba prístupu, väčší stupeň integrácie, väčšia kapacita.
- Bipolárne** - krátka doba prístupu k dátam, menšia hustota integrácie, menšia kapacita.

Spôsob činnosti:

- Statické** - informácia je uložená v preklápačích obvodoch s dvoma stabilnými stavmi (H a L). Väčšia spotreba energie, menší stupeň integrácie, ľubovoľná polovodičová technológia.
- Dynamické** - informácia je uložená ako elektrický náboj na kondenzátore, využíva unipolárnu technológiu, má menšiu spotrebu, vyšší stupeň integrácie, vyžaduje obnovenie náboja.

Spôsob zápisu a čítania dát:

- ROM (Read Only Memory)** - nemenný obsah dát v pamäti, dáta je možné iba čítať.
- RWM (Read Write Memory)** - meniteľný obsah dát, dáta je možné zapisovať aj čítať.

Spôsob prístupu k dátam:

- RAM (Random Access Memory)** - prístupom k ľubovoľnému slovu v pamäti.
- FIFO (First In First Out)** - informácia sa číta v rovnakom poradí, v akom bola vložená.
- LIFO (Last In First Out)** - informácia sa číta v opačnom poradí, v akom bola vložená.
- CAM (Content Addressable Memory)** - pamäť so špeciálnym prístupom.

Základy mikroprocesorovej techniky

5

Polovodičové pamäte ROM

Pod označením „ROM“ rozumieme statickú, energeticky nezávislú pamäť (**Non Volatile Memory**), ktorá je určená iba na čítanie jej obsahu. Uchováva si informácie aj po vypnutí napájania.

Podľa spôsobu zápisu dát delíme pamäte na tieto typy:

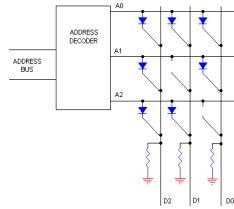
- ROM (Read-Only Memory)** - jednorazovo programovateľné pamäte v procese výroby,
- PROM (Programmable Read-Only Memory)** - elektricky jednorazovo programovateľné pamäte,
- EPROM (Erasable Programmable Read-Only Memory)** - opakovane programovateľné pamäte, mazanie dät UV svetlom, opakovaný zápis pomocou externého programátora,
- EEPROM (Electrically Erasable Programmable Read-Only Memory)** - opakovane programovateľné pamäte s možnosťou mazania a zápisu dát pomocou externého programátora,
- FLASH (Flash Memory)** - opakovane programovateľné pamäte bez potreby programátora.

Základy mikroprocesorovej techniky

6

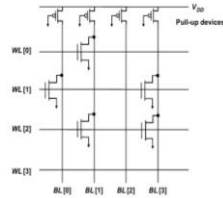
Polovodičové pamäte ROM – jednorazovo programovateľné v procese výroby

Pamäťová bunka môže byť realizovaná napríklad pomocou polovodičovej diódy a prepoja, ktorý sa pri výrobe buď vytvorí alebo nevytvorí, v závislosti od logickej hodnoty, ktorá má byť v bunke uložená.



Ak A0 = „1“, potom D2=1, D1=1, D0=1
Ak A1 = „1“, potom D2=1, D1=0, D0=1
Ak A2 = „1“, potom D2=1, D1=1, D0=0

Technológiou MOS sa vytvorí pamäťová matica MOS tranzistorov s uzemneným emitorom. V poslednej fáze výroby sa hradlá MOS tranzistorov buď vyleptajú a MOS tranzistor sa vytvorí, alebo nevyleptajú a tranzistor sa tak nevytvorí.



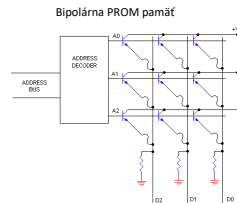
Ak WL0 = „1“, BL0=1, BL1=0, BL2=1, BL3=1
Ak WL1 = „1“, BL0=0, BL1=1, BL2=1, BL3=0
Ak WL2 = „1“, BL0=1, BL1=0, BL2=1, BL3=0
Ak WL3 = „1“, BL0=1, BL1=1, BL2=1, BL3=1

Základy mikroprocesorovej techniky

7

Polovodičové pamäte PROM

- PROM pamäte si programuje zákazník sám podľa potreby. Vyrábajú sa s nenaprogramovanými spojkami (log. 1), ktoré sa programujú (prerušu) pomocou programátora. Tento proces je nevratný.
- Programovanie **bipolárnych** pamätí PROM je založené na prerušení **programovateľnej spojky** elektrickým impulzom, čím sa zmení obsah pamätevej bunky.
- V prípade **unipolárnych** pamätí PROM sa pri programovaní posúva **prahové napätie** MOS tranzistorov, ktoré sú pre tento účel špeciálne vyvinuté.



Programátor



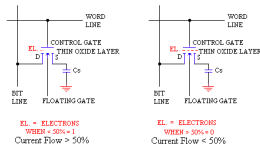
Základy mikroprocesorovej techniky

8

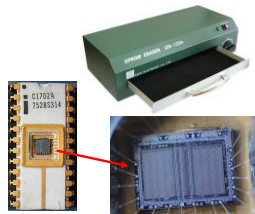
Polovodičové pamäte EPROM

Opakovane programovateľné pamäte vznikli ako logický vývoj ROM a PROM pamätí, ktorých hlavnou nevýhodou je, že uloženú informáciu nie je možné meniť, pretože proces ich programovania je nevratný.

Vývoj preto viedol k pamätiam, z ktorých je možné informáciu vymazať. Obsah **EPROM** pamäte sa máže ultrafialovým žiarením s vlnovou dĺžkou 253nm. Pred programovaním nových dát, je nutné pamäť najprv vymazať. Programovanie prebieha pri použití vyššieho napätia ako pri čítaní z pamäte.



Tento typ pamäte sa používa hlavne na zapamätanie dát programov v elektronických zariadeniach riadených mikroprocesorom.



Základy mikroprocesorovej techniky

9

Polovodičové pamäte EEPROM - paralelné

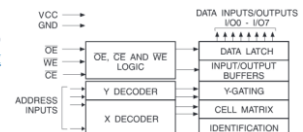
EEPROM je elektricky mazateľná ROM pamäť. Vyznačuje sa vysokým počtom zápisov a dlhou dobou životnosti dát. Jej hlavnou nevýhodou je vyššia zložitosť pamätevej bunky, čo vedie k nižšej hustote integrácie a teda menšej kapacite pamäte. Často sa používa na ukladanie užívateľských nastavení v elektronických zariadeniach, ako sú napríklad hlasitosť v TV prijímačoch.

Pamäť **AT28C256** je CMOS EEPROM s kapacitou 32K x 8 (256 Kbit) a **paralelným vstupom a výstupom**. S touto pamäťou sa pracuje podobne ako s pamäťami typu SRAM.

- Na čítanie sa používajú signály **CE** (Chip Enable) a **OE** (Output Enable).
- Pre zápis sa používa signál **WE** (Write Enable).



Kapacita: 262 144 bitov = 32768 slov x 8 bit = 32Kb
Doba prístupu: 150ns
VCC: 5,0 V
Počet cyklov: 10 000 až 100 000
Doba uchovania dát: 10 rokov



Základy mikroprocesorovej techniky

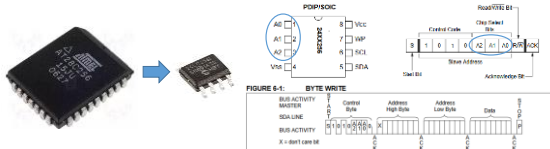
10

Polovodičové pamäte EEPROM - sériové

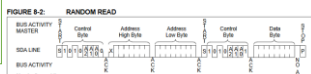
Pamäť **24LC256** je CMOS EEPROM s kapacitou 32K x 8 (256 Kbit) a **sériovým vstupom a výstupom** prostredníctvom I2C zbernice. Napájacie napätie je v rozsahu od 1,8V do 5,5V. Architektúra pamäte umožňuje náhodný prístup do pamäte.

Zapisovanie dát prebieha po bajtoch alebo v blokoch po 64 bajtov (pages). Využíva sa na ukladanie nastavovacích dát, ktoré sa nestratia aj po odpojení napájania.

Čítanie dát je možné vykonať buď náhodným výberom alebo sekvencne (automaticky sa inkrementuje adresa pamäťového miesta). **Hardvérové adresové vstupy** pamäte umožňujú pripojiť až ôsmich obvodov na jednu I2C zbernicu, čím sa zvyšuje celková kapacita pamäťového priestoru.



Kapacita: 262 144 bitov = 32768 slov x 8 bit = 32Kb
Doba prístupu: Závislá od frekvencie SCL (400kHz)
VCC: 1,8 V - 5,5 V
Počet cyklov: 1 000 000
Doba uchovania dát: > 200 rokov



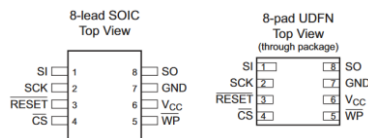
Základy mikroprocesorovej techniky

11

Polovodičové pamäte FLASH

Flash pamäť je „non-volatile“ elektricky programovateľná pamäť, čo znamená, že jej obsah sa po odpojení napájania nestratí. Pamäť je organizovaná po blokoch, pričom každý blok sa zapisuje samostatne, takže obsah ostatných blokov ostáva nezmenený. Pamäť sa často používa ako pamäť programu pre uloženie **firmware** v mikroprocesorových aplikáciách.

AT45DB641E je 64Mbit DataFlash® dátová pamäť s rozhraním SPI (Serial Peripheral Interface). Je vhodná pre široké spektrum aplikácií, ako sú digitálny zvuk, obraz, programový kód a ukladania dát. Do tejto pamäte je možné zapísať až 8 MByte dát.



Kapacita: 62 206 016 bitov = 8 650 752 slov x 8 bit = 8 MB
Doba prístupu: Závislá od frekvencie SPI
VCC: 1,7V - 3,6 V
Počet cyklov: 100 000
Doba uchovania dát: 20 rokov

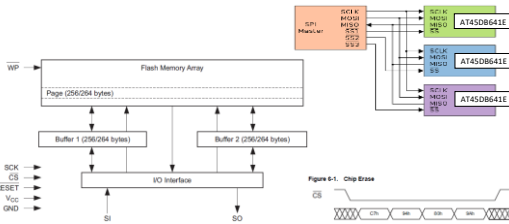
Základy mikroprocesorovej techniky

12

Polovodičové pamäte FLASH

AT45DB641E DataFlash® používa **sériové rozhranie**, pričom k dátam je možné pristupovať len prostredníctvom dvoch buforov s veľkosťou 256 alebo 264 bajtov.

- Jednoduchý sekvenčný prístup znižuje počet vývodov pamäte, čím sa znižuje puzdro pamäte a uľahčuje sa obvodový návrh (hlavne dosky plošného spoja).
- Tento prístup však kladie väčšie nároky na softvérovú obsluhu čítania a zapisovania do pamäte.
- Práca s pamäťou prostredníctvom riadiacich príkazov s operačnými kódmi.



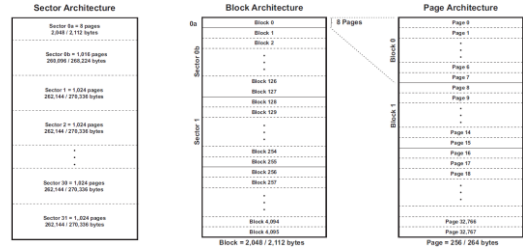
Základy mikroprocesorovej techniky

13

Polovodičové pamäte – FLASH

Pamäťový priestor AT45DB641E je rozdelený do troch úrovní:

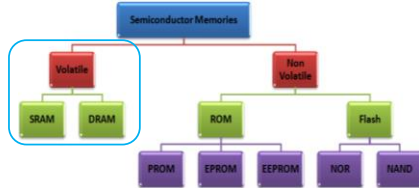
- Stránka (page)** – 1 stránka = 256 alebo 264 bajtov,
- Blok (block)** – 1 blok = 8 stránok = $8 \times 256 = 2048$ alebo $8 \times 264 = 2112$ bajtov,
- Sektor (sector)** – 1 sektor = 128 blokov = $128 \times 8 = 1024$ stránok = $256 \times 1024 = 262\,144$ alebo $270\,336$ bajtov.



Základy mikroprocesorovej techniky

14

Polovodičové pamäte RWM – statické



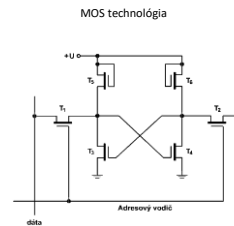
Volatile pamäte sú pamäte typu čítaj/píš *Read Write Memory* tiež známe ako (*Random Access Memory*). Po odpojení napájania strácajú uloženú informáciu, a preto slúžia na dočasné uchovávanie dát. Hlavné typy sú: statická SRAM a dynamická DRAM.

Základy mikroprocesorovej techniky

15

Polovodičové pamäte RWM – statické

Pamäťová bunka statickej pamäte SRWM (**SRAM**) je realizovaná ako bistabilný preklápači obvod, ktorý určuje či je v pamäti uložená **log. 1** alebo **log. 0**.



Používajú sa dva dátové vodiče:
dáta - je určený na **zápis do pamäti**,
dáta - sa používa na **čítanie**.

Zápis do pamäte (log. 1):
Adresový vodič = „1“, potom T1 a T2 sa otvoria, Ak dáta = „1“, potom T4 je otvorený T3 sa zavrie. Zapisaná je hodnota **log. 0**.

Čítanie z pamäte log. 0:
T4 otvorený a T3 zatvorený, **adresový vodič** = „1“, potom T1 a T2 sa otvoria, T4 otvorený, výstup T4 je **log. 0** preto **dáta** = **log. 1**.

Pamäte SRWM je možné realizovať aj technológiou TTL. Pamäte SRWM sú výhodné pre svoju nízku prístupovú dobu. Ich nevýhodou je vyššia zložitosť a z toho plynúce vyššie výrobné náklady.

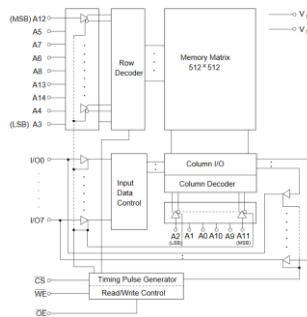
Základy mikroprocesorovej techniky

16

Polovodičové pamäte RWM – statické - 62256 (32 KByte)

Hitachi HM62256A je CMOS statická pamäť RAM, organizovaná ako 32768 slov x 8-bit. Nízku spotrebu energie zabezpečuje použitie 0,8 μm technológie HI-CMOS.

Kapacita: 262144 bitov = 32768 x 8 bit = 32 KB
Doba prístupu: 85/100/120/150 ns
VCC: 5,0 V

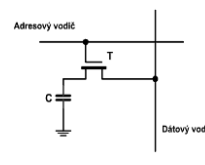


Základy mikroprocesorovej techniky

17

Polovodičové pamäte RWM – dynamické

DRAM ukladá informáciu formou **elektrického náboja** na kondenzátore. Tento náboj na kondenzátore má tendenciu vybiť sa, aj keď je pamäť napájaná. Aby sa predišlo vybíjaniu kondenzátora, je potrebné pravidelne vykonávať „oživovanie“ pamätevej bunky (**refresh**). Túto funkciu zabezpečujú špeciálne obvody mikroprocesora.



Zápis do pamäte (log. 1):
adresový vodič = „1“, potom T otvorí, Ak **dátový vodič** = „1“, nabije sa kondenzátor C. Zapisaná je hodnota **log. 1**.

Čítanie z pamäte (log. 1):
C je nabitý, **adresový vodič** = „1“, potom T sa otvorí, Z kondenzátora sa privedie cez tranzistor náboj. **Dátový vodič** = „1“, čím sa kondenzátor vybijie a náboj v kondenzátore je potrebné obnoviť.

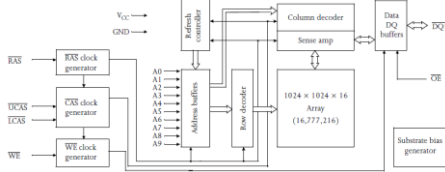
Bunka pamäte DRAM je veľmi jednoduchá čo umožňuje vysokú integráciu a nízke výrobné náklady. Aj vďaka týmto vlastnostiam je vhodná pre výrobu operačných pamäti.

Základy mikroprocesorovej techniky

18

Polovodičové pamäte RWM – dynamické – AS4LC1M16E5 (1M x 16)

AS4LC1M16E5 je 16-megabitová CMOS dynamická pamäť s náhodným prístupom (DRAM), organizovaná ako 1 048 576 slov x 16 bitov. Je optimalizovaná na použitie ako hlavná pamäť v osobných a prenosných počítačoch, pracovných staniciach a multimediálnych aplikáciách.



Kapacita: 16 777 216 bitov = 1 048 576 slov x 16 bit = 1M x 16
Doba prístupu: 50/60 ns
VCC: 3.3 V / 5.0 V

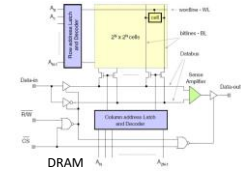
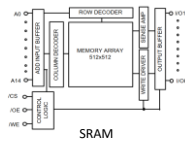


Základy mikroprocesorovej techniky

19

Polovodičové pamäte RWM – riadiace obvody

- Obvody adresovania pamätev bunky slúžia na výber pamäťových buniek, do ktorých sa zapisuje, alebo z ktorých sa vyčítava slovo.
- Pamäťová matica má rozmer $n \times n$ (1024 bitov je organizovaných do 32 riadkov x 32 stĺpcov).
- Obvody vstupov a výstupov plnia funkciu prevodníkov napätových úrovní na logické úrovne.
- Riadenie pamäte zahŕňa riadiace signály, ktoré ovládajú režim pamäte:
 - výber obvodu **CS** (Chip Select), **CE** (Chip Enable), pričom aktívny signál je v log. 0. Ak je signál neaktívny sú výstupy z pamäte v stave *vysokej impedancie (Z)*, pamäť je odpojená od vonkajších obvodov,
 - riadenie čítania / zápisu pomocou signálu **R/W** (Read/Write), 1 – čítanie, 0 – zápis,
 - riadenie čítania / zápisu pomocou dvojice signálov: **OE** (Output Enable), ktorý povoľuje výstup (čítanie) a **WE** (Write Enable), ktorý povoľuje zápis do pamäte.



Základy mikroprocesorovej techniky

20

Dátové typy – uloženie v pamäti

Type	Bit width	Description	Range
bit	1	To define a bit of data	0 - 1
Char	8	Character or small integer.	signed: -128 to 127 unsigned: 0 to 255
Short int	16	Used to define integer numbers	signed: -32768 to 32767 unsigned: 0 to 65535
Long int	32	Used to define integer numbers	signed: -2147483648 to 2147483647 unsigned: 0 to 4294967295
Float	32	Define floating point number	1.175e-38 to 3.40e+38

char **a[5];**

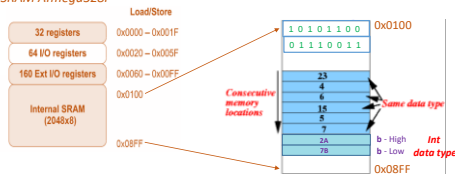
23 4 6 15 5

a[0] a[1] a[2] a[3] a[4]

char **i=7;**

int **b=0x2A7B;**

Pamäť SRAM Atmega328P



Základy mikroprocesorovej techniky

21